



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-
gen stimmen mit der
ursprünglich eingereichten
Fassung der auf dem näch-
sten Blatt bezeichneten
europäischen Patentanmel-
dung überein.

The attached documents
are exact copies of the
European patent application
described on the following
page, as originally filed.

Les documents fixés à
cette attestation sont
conformes à la version
initialement déposée de
la demande de brevet
européen spécifiée à la
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

01830227.3

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

I.L.C. HATTEN-HECKMAN

DEN HAAG, DEN
THE HAGUE, 08/10/01
LA HAYE, LE

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Blatt 2 der Bescheinigung
Sheet 2 of the certificate
Page 2 de l'attestation

Anmeldung Nr.:
Application no.:
Demande n°: 01830227.3

Anmeldetag:
Date of filing:
Date de dépôt: 30/03/01

Anmelder:
Applicant(s):
Demandeur(s):
STMicroelectronics S.r.l.
20041 Agrate Brianza (Milano)
ITALY

Bezeichnung der Erfindung:
Title of the invention:
Titre de l'invention:

A process for changing the resolution of MPEG bitstreams, a system and a computer program product therefor

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

Staat: EP
State:
Pays:

Tag: 09/02/01
Date:
Date:

Aktenzeichen:
File no.
Numéro de dépôt:

EPA 01830084

Internationale Patentklassifikation:
International Patent classification:
Classification internationale des brevets:

H04N7/26

Am Anmeldetag benannte Vertragsstaaten:
Contracting states designated at date of filing: AT/BE/CH/CY/DE/DK/ES/FI/FR/GB/GR/IE/IT/LI/LU/MC/NL/PT/SE/TR
Etats contractants désignés lors du dépôt:

Bemerkungen:
Remarks:
Remarques:

See for original title of the application
page 1 of the description.3

THIS PAGE BLANK (USPTO)

"Procedimento per il cambio di risoluzione di flussi MPEG, relativo sistema e prodotto informatico"

* * *

Campo dell'invenzione

5 La presente invenzione si riferisce al trattamento di flussi (bitstream) codificati secondo lo standard MPEG.

Lo standard MPEG (acronimo per Moving Pictures Experts Group) propone un insieme di algoritmi dedicati
10 alla compressione di sequenze di segnali (audio/video) digitali. Il soggetto della specifica non riguarda tanto l'uso di questi tool in fase di codifica, quanto piuttosto il modo di interpretare la sintassi del bitstream codificato e l'uso di detti tool in fase di
15 decodifica (decompressione). Le tecniche usate si basano sulla riduzione della ridondanza spaziale e temporale della sequenza.

Descrizione della tecnica nota

In generale, secondo lo standard MPEG, la
20 riduzione della ridondanza spaziale è ottenuta comprimendo in modo indipendente le singole immagini tramite trasformata coseno discreta (DCT), quantizzazione e codifica di Huffman.

La riduzione della ridondanza temporale si ottiene
25 sfruttando la correlazione esistente fra immagini successive e/o temporalmente vicine nella sequenza. Approssimativamente, si assume che ogni porzione di una immagine potrebbe essere espressa, localmente, come traslazione di una porzione di una immagine precedente
30 e/o successiva nella sequenza.

A questo scopo, lo standard MPEG rivede tre tipi di immagini, indicate con I (Intra Coded Frame), P (Predicted Frame) e B (Bidirectionally Predicted Frame).

35 Le immagini I sono codificate in modo del tutto

indipendente; le immagini P sono codificate rispetto ad una immagine I o P precedente nella sequenza; infine le immagini B sono codificate rispetto a due immagini, di tipo I o P, l'una precedente e l'altra successiva nella
5 sequenza.

Una tipica successione di immagini può essere la seguente: IBBPBBPBBIB

Questo è l'ordine in cui le immagini vengono visualizzate, ma poiché ogni immagine P è codificata
10 rispetto alla I o P precedente, e ogni B rispetto alla I o P precedente e successiva, è necessario che il decodificatore riceva le immagini P prima del B e le immagini I prima del P. Per cui, l'ordine di trasmissione delle immagini sarà: IPBBPBBIBB ...

15 Le immagini vengono elaborate dal codificatore in modo sequenziale, nell'ordine indicato, e successivamente inviate ad un decodificatore che le decodifica e le riordina, consentendone la successiva visualizzazione. Per codificare una immagine B occorre
20 che il codificatore mantenga in una memoria apposita, detta "memoria di quadro", le immagini I e P - codificate e poi decodificate in precedenza - a cui l'immagine B si riferisce, il che richiede una opportuna quantità di memoria.

25 Tale metodologia trova nello standard MPEG 2 e 4 un valido esempio di attuazione.

Al riguardo, lo schema della figura 1 illustra, sulla forma di uno schema a blocchi, la tipica struttura di un codificatore video MPEG.

30 Il sistema, indicato complessivamente con 10, comprende in primo luogo un modulo 11 destinato a realizzare il filtraggio della componente di cromaticità (croma) del segnale video passando dal formato 4:2:2 al formato 4:2:0. In sostanza, il modulo 11 contiene un
35 filtro passa-basso che opera sulla componente di

crominanza sostituendo ogni pixel con una somma pesata di quelli circostanti e posti sulla stessa colonna, moltiplicati per opportuni coefficienti. Ciò consente il successivo sottocampionamento per due, ottenendo
5 così una definizione verticale dimezzata della crominanza.

Il riferimento numerico 12 indica invece un modulo ordinatore di quadri, composto da una o più memorie di quadro. Il modulo 12 è destinato a fornire in uscita i
10 quadri nell'ordine di codifica richiesto dalla sintassi dello standard MPEG.

Ad esempio, se la sequenza di ingresso è IBBPBBP, ecc., l'ordine in uscita sarà IPBBPBB...

Come già spiegato, I (Intra Coded Picture) è un
15 quadro e/o un semiquadro contenente ridondanza temporale; P (Predicted Picture) è un quadro e/o un semiquadro la cui ridondanza temporale è rispetto a una precedente immagine I o P (co/decodificata in precedenza) è stata rimossa; con B (Bidirectionally
20 Predicted Picture) si indica un quadro e/o un semiquadro la cui ridondanza temporale rispetto alla precedente immagine I e la successiva immagine P (ovvero precedente P e successiva P, ovvero ancora precedente P e successiva I) è stata rimossa. In
25 entrambi i casi le immagini I e P sono da considerarsi già co/decodificate.

Il riferimento 13 indica invece il modulo stimatore del moto, ossia il blocco in grado di rimuovere la ridondanza temporale dalle immagini P e B.

30 E' opportuno ricordare che tale blocco lavora solo sulla componente più energetica (e quindi ricca di informazioni) delle immagini che compongono la sequenza da codificare quale quella di luminanza.

Uno dei concetti importanti per realizzare la
35 codifica è la stima del moto e lo standard MPEG è

basato sulle seguenti considerazioni.

Un insieme di pixel di un quadro di immagine può essere posto in una posizione dell'immagine successiva ottenuta per traslazione di quella nel quadro
5 precedente.

Si supponga ad esempio che questo insieme di pixel sia un quadrato di 16 pixel per lato. Questo insieme di dati, con le informazioni di colore ad esso associate, viene denominato di solito macroblocco.

10 Naturalmente, i cambiamenti di posizione degli oggetti possono esporre alla camera di ripresa parti che precedentemente erano non viste così come modifiche nella forma degli stessi oggetti (ad esempio per effetto di una funzione di zoom, ecc.).

15 La famiglia di algoritmi in grado di individuare ed associare tali porzioni di immagini è detta "stima del moto". Tale associazione consente di poter calcolare la porzione di immagine differenza, rimuovendo così l'informazione temporale ridondante e
20 rendendo più efficace il processo successivo di compressione mediante trasformata DCT, quantizzazione e codifica entropica.

Il riferimento numerico 14 indica invece un modulo o blocco che implementa sul segnale proveniente
25 da un nodo di somma 23 di cui si dirà nel seguito la trasformata coseno discreta (DCT) secondo lo standard MPEG. L'immagine I e le immagini P e B, considerate come immagini errore, sono suddivise in blocchi 8x8 Y,U,V sui quali viene applicata la trasformazione DCT.

30 Il riferimento 15 indica invece un modulo quantizzatore. Qui il blocco 8x8 risultante dalla trasformazione DCT viene diviso per una matrice detta di quantizzazione tale da ridurre più o meno drasticamente la dimensione in numero di bit dei
35 coefficienti DCT. In tale caso si tende a rimuovere le

informazioni associate alle frequenze più alte e meno visibili all'occhio umano. Il risultato viene riordinato ed inviato al blocco successivo, indicato con 16, che realizza le codifiche RL e VLC.

5 In particolare, la codifica RL (Run-Length) mira a tener conto del fatto che le parole di codice in uscita dal modulo quantizzatore 15 tendono a contenere coefficienti nulli, in numero più o meno alto, seguiti da valori non nulli. I valori nulli e precedenti al
10 primo non nullo vengono contati e tale conteggio costituisce la prima porzione di una parola, la cui seconda porzione è il coefficiente non nullo. Questo metodo di impacchettamento dei dati viene appunto definito codifica Run-Length.

15 Il risultato così ottenuto viene sottoposto alla codifica VLC (acronimo per Variable Length Coding), nota anche come codifica di Huffman.

Tale codifica tiene conto del fatto che alcune coppie di valori tendono ad assumere valori più
20 probabili di altri. Quelli più probabili vengono codificati con parole molto corte (2/3/4 bit) mentre quelli meno probabili con parole più lunghe. Statisticamente il numero di bit prodotti in uscita è minore rispetto al numero di bit in ingresso, ovvero
25 sia il numero di bit che si avrebbe se non venisse attuata tale codifica.

Per poter costruire la sintassi finale prevista dallo standard MPEG, i dati generati dal codificatore a lunghezza variabile (uscita del modulo 16), le matrici
30 di quantizzazione, i vettori di moto (uscita del modulo 13) ed altri elementi sintattici vengono inviati ad un modulo assemblatore, indicato complessivamente con 17 e comprendente un multiplexer 17a ed un buffer 17b.

35 La dimensione limite del buffer è sancita dallo

standard stesso e non può essere superata.

Il blocco di quantizzazione 15 presiede al rispetto di tale limite, rendendo più o meno drastico il processo di divisione dei coefficienti DCT a seconda
5 che si trovi più o meno vicini al riempimento del buffer ed in base all'energia del blocco 8x8 sorgente preso a monte del processo di stima del moto e di trasformazione DCT.

I riferimenti 18 e 19 indicano due moduli che
10 realizzano sostanzialmente un anello di retroazione verso la funzione di stima del moto rappresentato dal modulo 13.

In particolare, il modulo indicato con 18 attua sui dati sottoposti a quantizzazione nel modulo 15 una
15 funzione di quantizzazione inversa.

I segnali così ottenuti vengono sottoposti a una DCT inversa (IDCT) nel modulo 19. In pratica, la funzione DCT viene invertita ed applicata al blocco 8x8 in uscita dal processo di quantizzazione inversa.
20 La funzione svolta nel modulo 19 consente di passare dal dominio delle frequenze spaziali a quello dei pixel ottenendo in uscita:

- il quadro (semiquadro) I decodificato che deve essere immagazzinato in un'opportuna
25 memoria di quadro per poi rimuovere la ridondanza temporale, rispetto ad essa, dalle successive immagini P e B, e
- il quadro (semiquadro) errore di predizione decodificato P e B che viene sommato
30 all'informazione precedentemente rimossa durante la fase di stima del moto; nel caso P tale somma risultante, immagazzinata in una opportuna memoria di quadro, è utilizzata durante il processo di stima del moto per le
35 immagini P successive P e B.

Tutto ciò si realizza nel modulo indicato complessivamente con 20, dove le memorie di quadro sono di solito distinte dalle memorie di riordino.

Il riferimento 21 indica un modulo di controllo
5 della frequenza (Rate control) che interagisce a tal fine con l'uscita del modulo 14 e l'uscita del buffer 17b fornendo un corrispondente segnale di controllo mQuant verso il modulo 15.

Infine, i riferimenti 22 e 23 indicano due nodi di
10 somma in cui vengono sommati, rispettivamente:

- l'uscita del modulo IDCT 19 e l'uscita, indicata con 24, su cui i dati inerenti ai vettori di moto vengono trasferiti dal modulo 20 verso il modulo di stima 13, e
- 15 - l'uscita del modulo di riordino 12 e l'uscita del modulo 20: questo in vista dell'alimentazione al modulo 14 che realizza la funzione DCT.

Tutto quanto detto in precedenza corrisponde
20 beninteso a conoscenze del tutto correnti per i tecnici esperti del settore, conoscenze qui richiamate essenzialmente a titolo di riferimento.

Lo stesso vale anche per quanto riguarda la struttura di un decodificatore MPEG rappresentato nella
25 figura 2.

In tale figura è possibile osservare che tale demodulatore, indicato complessivamente con 30, provvede in primo luogo (in un modulo 31) alla rivelazione dei cosiddetti header nell'ambito del
30 bitstream codificato MPEG ed al successivo accumulo dei dati ricevuti nell'ambito di un buffer 32 diretto ad assorbire eventuali discontinuità in tale flusso.

Il modulo 33 è preposto a svolgere le funzioni di demultiplazione, decodifica inversa VLC, decodifica
35 inversa delle coppie Run-Level in vista dell'inoltro

dei dati così ottenuti verso un modulo 34. Qui, sotto il controllo del segnale mQuant fornito dallo stesso modulo 33 su una linea 35, si realizza la funzione di quantizzazione inversa.

5 Il segnale così ottenuto viene quindi passato a un modulo 36 che attua la funzione DCT inversa.

Tutto questo per procedere, in un nodo di somma 37, alla ricostruzione del segnale di uscita in funzione del segnale generato dal modulo di
10 motocompensazione 38 che riceve dal modulo 33 su una linea 39 i dati inerenti ai vettori di moto. Nel nodo 37 si calcola anche l'errore di predizione per decodificare le successive immagini P e B (linea 40).

Si può quindi affermare che quelli illustrati
15 nelle figure 1 e 2 sono due processi concorrenti connessi in cascata.

Nella realtà di impiego dello standard MPEG è dunque possibile trasmettere (o registrare) film o, in generale, sequenze video su una varietà di canali e
20 supporti, ognuno con proprie caratteristiche di capacità, velocità e costo.

Ad esempio, la distribuzione di un film a partire dalla registrazione master può avvenire su supporto DVD, via satellite, via antenna radio o via cavo.

25 La banda disponibile per la trasmissione può così risultare diversa da quella prevista in fase di codifica della sequenza video secondo lo standard MPEG. Oppure il bitrate ottenuto durante la fase di codifica delle sequenze video può essere in eccesso rispetto a quello
30 consentito dal canale trasmissivo/supporto di registrazione.

Si pensi, ad esempio, di codificare una sequenza a 6 Mbit/s secondo lo standard MPEG 2.

Qualora si cercasse di utilizzare un canale UMTS
35 (standard per la trasmissione della telefonia cellulare

di terza generazione) a 384 Kbit/s si potrebbe pensare di decodificare la sequenza riportandosi nel dominio dei pixel per poi successivamente ricodificare la sequenza a 384 Kbit/s.

5 Nel caso la cui ricodifica fosse applicata ad immagini aventi pari risoluzione spaziale rispetto a quelle decodificate, la qualità del bitstream ottenuto sarebbe molto scadente in termini di rapporto segnale/rumore.

10 Inoltre il decodificatore situato nel terminale ricevente dovrebbe essere in grado di decodificare bitstream conformi ad una specifica MPEG contenenti una differente risoluzione spaziale rispetto a quella alla quale sarebbe conforme il bitstream generato dal primo
15 codificatore video.

In relazione allo standard MPEG2 e/o MPEG4 si profila quindi il problema di riadattare dinamicamente la risoluzione delle immagini compresse in un bistream codificato conforme ad uno standard MPEG.

20 Per poter raggiungere questo obiettivo è possibile pensare di procedere semplicemente decodificando il bitstream MPEG, procedendo quindi al cambio di risoluzione orizzontale e verticale operando nel dominio dei pixel. Tutto questo passando, ad esempio,
25 da una risoluzione orizzontale e verticale uguale a $H_{or} \times V_{er}$ ad una risoluzione finale $(H_{or}/N) \times (V_{er}/M)$, con N e M interi frazionari positivi, per poi procedere alla successiva ricodifica del segnale sottoposta a cambio di risoluzione mediante un codificatore MPEG.

30 Per esempio, operando in questo modo, si possono avere i seguenti casi di cambio di risoluzione:

35

RISOLUZIONE SPAZIALE INIZIALE	RISOLUZIONE SPAZIALE FINALE
HDTV (1920x1088 o 1920x1152)	SDTV_1 (960x544 o 960x576) → N=M=2
HDTV (1920x1088 o 1920x1152)	SDTV_2 (720x480 o 720x576) → N=2.67 M=2.267 o M=2
CIF (352x240 o 352x288)	QCIF → N=M=2
SDTV_2	CIF → n=m=2
SDTV	HALF SDTV → N=2 M=1

Questa soluzione è in realtà molto complessa dal punto di vista computazionale, così come si può comprendere facendo riferimento allo schema della
 5 figura 3 dove è schematicamente illustrata una soluzione basata appunto sul criterio di realizzare il cambio di risoluzione operando nel dominio dei pixel.

Supponendo di operare su un bitstream in ingresso IS codificato secondo lo standard MPEG 2 o 4, il
 10 riferimento numerico 50 indica un decoder che realizza una trasformazione del bitstream MPEG (che si tratti della specifica 2 o della specifica 4, il fatto non è di per sé rilevante) in immagini decodificate ID con un numero di pixel per immagine pari a $Hor \times Vert$.

15 Il riferimento numerico 60 indica un modulo di filtraggio con campionamento verso il basso (downsampling) che realizza il cambio di risoluzione portando tale risoluzione al valore $(Hor/N) \times (Vert/M)$.

Si può trattare, ad esempio, di un modulo
 20 suscettibile di attuare il cambio di risoluzione sulla base di una classica tecnica che impiega filtri con risposta all'impulso finita (FIR).

Il filtro FIR in questione opera una trasformazione basata sulla disponibilità di un certo
 25 numero N di pixel per ogni componente di luminanza e crominanza dell'immagine. Tali pixel vengono

moltiplicati per opportuni pesi ed i risultati vengono accumulati e divisi per la somma di detti pesi. Infine, alcuni di essi non vengono trasmessi nell'immagine risultante in dipendenza dal fattore di mutazione della
5 risoluzione scelta.

A partire da un bitstream codificato con bitrate arbitrario B1 è sempre possibile ottenerne uno di bitrate B2 semplicemente collegando l'uscita del decoder 50 all'ingresso del blocco di cambio di
10 risoluzione 60. L'uscita di quest'ultimo è poi collegata all'ingresso dell'encoder 70, programmato per codificare a B2 Mbit/s.

Il segnale sottoposto a cambio di risoluzione nel modulo 60 viene poi alimentato ad un codificatore MPEG
15 70 in grado di generare una sintassi in accordo con lo standard MPEG 2 o 4, in vista della trasmissione schematicamente rappresentata in T.

Infine, a valle della trasmissione (si ricorda che, per quanto qui interessa, in tale dizione viene
20 ricompresa anche la registrazione su un supporto fisico quale un DVD) il segnale (ri)codificato MPEG viene alimentato ad un decodificatore 90 in grado di leggere e decodificare il bitstream ricevuto secondo una sintassi in accordo con lo standard MPEG (2 o 4) e con
25 risoluzione $(Hor/N) \times (Vert/M)$. Tutto questo in vista della generazione di una sequenza video in uscita OS.

Se si tengono presenti gli schemi a blocchi delle figure 1 e 2 è immediato rendersi conto del fatto che la sequenza di processi illustrati nella figura 3
30 presenta una complessità computazionale decisamente elevata.

L'operazione di transcodifica rappresentata nello schema della figura 3 richiede infatti, per quanto riguarda il decodificatore 50, l'esecuzione dei
35 seguenti passi:

- codifica di Huffman inversa,
- codifica Run-Length inversa,
- quantizzazione inversa,
- trasformata coseno discreta inversa,
- 5 - motocompensazione, e
- filtraggio, e
- cambio di risoluzione (quando previsto).

Per il codificatore 70 si rendono necessarie le operazioni di:

- 10 - pre-processamento,
- stima del moto,
- calcolo dell'errore di predizione,
- trasformata coseno,
- quantizzazione,
- 15 - codifica Run-Length,
- codifica di Huffman
- quantizzazione inversa,
- trasformata coseno discreta inversa, e
- motocompensazione.

20 Infine, per il decodificatore in ricezione è necessario svolgere le operazioni di:

- codifica di Huffman inversa,
- codifica Run-Length inversa,
- quantizzazione inversa,
- 25 - trasformata coseno discreta inversa, e
- motocompensazione.

La quasi totalità del costo computazionale risiede nella stima del moto, seguita dalle trasformate coseno diretta ed inversa e dalla motocompensazione. La
30 quantizzazione e le codifiche Run-Length e Huffman (dirette ed inverse) costituiscono invece un contributo inferiore a quello precedente e del costo complessivo.

La qualità del bitstream risultante in uscita OS deriva invece dal contenuto informativo dei
35 coefficienti quantizzati. Esso dipende

dall'implementazione dell'encoder (il decoder è univocamente definito dalle direttive ISO/IEC 13818-2 per lo standard MPEG 2 e dalle direttive ISO/IEC 14496-2 per lo standard MPEG 4), dalla efficacia del suo
5 stimatore del moto e dalla qualità e precisione del controllo di rate.

Una soluzione complessivamente simile a quella appena descritta con riferimento alla figura 3 è illustrata in US-A-6 005 621. In particolare, in questo
10 documento viene descritto un metodo di transcodifica esplicita che prevede la completa decodifica di un bistream in ingresso, lo scalamento delle immagini e la successiva codifica di più bitstream in uscita con risoluzioni diverse mediante una tecnica di stima del
15 moto gerarchica nel dominio spaziale.

Scopi e sintesi della presente invenzione

La presente invenzione si prefigge pertanto lo scopo di fornire una soluzione suscettibile di consentire il cambio di risoluzione di un flusso MPEG
20 evitando il ricorso alla soluzione estremamente onerosa illustrata in precedenza.

Secondo la presente invenzione, tale scopo viene raggiunto grazie ad un procedimento avente le caratteristiche richiamate in modo specifico nelle
25 rivendicazioni che seguono.

L'invenzione riguarda anche il relativo sistema (suscettibile di essere implementato, ad esempio, sotto forma di un processore dedicato, quale un DSP) nonché il relativo prodotto informatico, ossia quell'insieme
30 di codici di programma caricabile nella memoria di un elaboratore digitale, in particolare del tipo general purpose, suscettibile di consentire all'elaboratore in questione di attuare il procedimento secondo l'invenzione.

35 In sostanza, la soluzione secondo l'invenzione

prevede la fusione di un decoder con un encoder in un insieme progettato specificatamente per la variazione ovvero la conservazione di un bitrate di un bitstream.

La soluzione secondo l'invenzione permette di
5 ridurre la complessità computazionale e di migliorare o conservare la qualità del segnale di uscita rispetto a quello di ingresso.

La soluzione secondo l'invenzione consente di realizzare il riadattamento dinamico della risoluzione
10 delle immagini compresse in un bitstream codificato secondo lo standard MPEG con un risultato di elevato livello qualitativo, con la possibilità di utilizzare architetture di sistema ottimizzate in termini di memoria per il ricorso a strutture basate su
15 moltiplicatori che implementano la funzione di quantizzazione inversa ed i filtri. Questo vale in particolare per la possibilità di utilizzare la struttura di moltiplicazione destinata a implementare la quantizzazione inversa anche per il filtraggio
20 necessario al campo di risoluzione.

La soluzione secondo l'invenzione opera essenzialmente il filtraggio nel dominio della trasformata coseno discreta (DCT) invece che nel dominio dei pixel. Questo è perfettamente lecito in
25 quanto la trasformazione DCT e l'operazione di convoluzione (che sta alla base del filtraggio) sono operazioni lineari, dunque intercambiabili nell'ordine di esecuzione. Il fatto di operare il filtraggio nel dominio DCT implica la disponibilità dell'immagine
30 decompressa in detto dominio, dunque la disponibilità dell'operazione di motocompensazione come da specifica MPEG.

La soluzione secondo l'invenzione fornisce quindi un metodo alternativo alla decodifica e ricodifica
35 "esplicita" del tipo descritto in precedenza con

riferimento alla figura 3.

La soluzione secondo l'invenzione opera direttamente nel dominio del codificato DCT con un costo computazionale notevolmente inferiore e consentendo contemporaneamente non solo la rigenerazione di un bitstream contenente immagine a risoluzione ridotta, ma anche l'eventuale visione delle immagini sulle quali sta avvenendo il cambio di risoluzione, nello stesso momento in cui detto cambio avviene. Questa opzione consente all'utente di visionare la qualità ottenuta istante per istante per poter eventualmente intervenire sulla stessa.

La soluzione secondo l'invenzione presenta quindi due principali punti di forza:

15 - evita, per realizzare il cambiamento di risoluzione, di dover (ri)fare la stima del moto: la soluzione secondo l'invenzione riutilizza infatti informazioni del bitstream in ingresso per generare il bitstream di uscita; e

20 - evita, per realizzare il cambiamento di risoluzione, di dover attuare in cascata una funzione DCT e la funzione inversa IDCT, dal momento che la soluzione secondo l'invenzione opera interamente nel dominio delle frequenze.

25 Nella soluzione secondo l'invenzione, le porzioni di bitstream che non influiscono sulla riduzione del bitrate in modo significativo non vengono processate, ma semplicemente tradotte secondo la sintassi e la risoluzione dello standard di arrivo. I vettori di moto vengono opportunamente filtrati mediante una trasformazione basata sulla disponibilità di un certo numero M di vettori di moto associati ai macroblocchi che devono essere fusi nel nuovo macroblocco ovvero circondano quelli che devono essere fusi nel nuovo
35 macroblocco. I vettori di moto vengono moltiplicati per

opportuni pesi ed i risultati vengono accumulati e divisi per la somma dei pesi. Infatti, il campo di moto deve essere opportunamente scalato per essere associato ai macroblocchi di pixel che caratterizzano la
5 risoluzione di arrivo o target.

Le porzioni del bitstream che influiscono significativamente sulla riduzione del bitrate sono quelle che contengono i coefficienti DCT. In particolare, i coefficienti DCT vengono sottoposti alle
10 seguenti operazioni di trattamento:

- codifica VLC inversa,
- inversa quantizzazione Q, e
- compensazione del moto e memorizzazione.

Breve descrizione dei disegni annessi

15 L'invenzione verrà ora descritta, a puro titolo di esempio non limitativo, con riferimento ai disegni annessi, nei quali:

- le figure 1 a 3, relative alla tecnica nota sono già state estesamente descritte in precedenza,
- 20 - la figura 4 illustra, sotto forma di uno schema a blocchi, la realizzazione della soluzione secondo l'invenzione, e
- la figura 5 (suddivisa in tre parti rispettivamente indicate con a, b e c), nonché la
25 figura 6 illustrano in maggior dettaglio l'attuazione della soluzione secondo l'invenzione.

In sostanza, lo scopo perseguito dalla soluzione illustrata nella figura 4 è quello di partire da un bitstream in ingresso IS (sia esso MPEG 2 o MPEG 4) e
30 di generare, a partire dallo stesso, un bitstream in uscita OS (di nuovo MPEG 2 o MPEG 4, a seconda delle esigenze) con la possibilità di effettuare - oltre al cambio di risoluzione - anche un cambio di sintassi, e/o di bitrate.

35 Si apprezzerà peraltro che non è affatto

imperativo realizzare simultaneamente tutti e tre i suddetti cambiamenti. Quindi, anche se con riferimento alla figura 4 verrà ora descritta una soluzione in grado di attuare tutti e tre i cambiamenti in questione, la soluzione secondo l'invenzione si presta ad essere applicata in contesti in cui l'unico cambiamento effettuato è il cambiamento di risoluzione.

Il bitstream in ingresso IS viene alimentato da un modulo di cernita 100 che attua una funzione di parsing degli header. Questa funzione mira essenzialmente a distinguere le porzioni del bitstream che non risultano utili ai fini della riduzione della risoluzione da quelle che invece sono utili a tal fine (essenzialmente i coefficienti DCT).

Le prime porzioni di bitstream vengono inviate attraverso una linea 102 ad un modulo 104 che realizza la funzione di cambiamento della risoluzione e di sintassi accedendo ai campi della sintassi che immagazzinano i suddetti valori e cambiandone la relativa codifica binaria nei valori corrispondenti alla risoluzione e bitrate target.

Le seconde porzioni del bitstream (quelle utili al fine della riduzione della risoluzione) vengono invece inviate su una linea 106 verso un blocco 108 che realizza essenzialmente la trasformata VLC inversa.

In particolare, i vettori di moto che derivano da tale operazione vengono rinviati, su una linea 110, verso un blocco 112 che sovrintende alla funzione di risagomatura (reshape) dei vettori di moto: si tratta in sostanza di una trasformazione basata sulla disponibilità di un certo numero M di vettori di moto associati ai macroblocchi che devono essere fusi nel nuovo macroblocco ovvero circondano quelli che devono essere fusi nel nuovo macroblocco. Il campo di moto deve essere infatti opportunamente scalato per

consentire l'associazione ai macroblocchi di pixel che caratterizzano la risoluzione target.

A valle del modulo 108 viene anche svolta, in un modulo 114, la funzione di quantizzazione inversa (IQ).

5 In uscita dal modulo 114 si può ottenere:

- il quadro (semiquadro) I decodificato, nel dominio DCT, che deve essere immagazzinato in una memoria di quadro per poi contribuire a restituire la ridondanza temporale alle successive immagini P e B
10 secondo il processo di motocompensazione descritto nello standard MPEG,

- il quadro (semiquadro) errore di predizione decodificato P e B, nel dominio DCT, che deve essere sommato all'informazione precedentemente rimossa
15 durante la fase di stima del moto; nel caso P tale somma risultante, rispetto alla I o P precedente, è immagazzinata in una memoria di quadro per essere utilizzata durante il processo di compensazione del moto per le immagini P successive e B.

20 Più precisamente la memorizzazione ha luogo in un blocco di memoria 116 avente funzione di buffer di trama (frame buffer) collegato in ingresso tanto all'uscita del modulo 112 quanto all'uscita di un modulo 118 che svolge (secondo i criteri meglio
25 descritti nel seguito) la funzione di filtro di downsampling orizzontale e verticale. L'uscita del buffer 116 costituisce l'ingresso di un ulteriore modulo 120 destinato a svolgere una funzione di filtraggio di upsampling orizzontale e verticale,
30 complementare rispetto alla funzione svolta dal filtro 118.

Tanto il filtro 118 quanto il filtro 120 operano in funzione di matrice di filtraggio applicate su rispettivi ingressi indicati con FM.

35 L'uscita del modulo 120 (costituente in pratica il

segnale di predizione del processo di motocompensazione) viene inviata ad un corrispondente modulo di motocompensazione 122 a cui fa capo anche il segnale di uscita del modulo 114.

Il segnale d'uscita del modulo 122 costituisce
5 appunto l'ingresso del filtro 118.

In modo più specifico, la funzione inversa di sovracampionamento rappresentata dal filtro 120 viene alimentata dai blocchi letti dalla memoria di frame 116 ed indirizzata dai vettori ottenuti in uscita dal
10 blocco 112. I dati così sovracampionati sono inviati all'unità di motocompensazione rappresentata dal blocco 122.

Si apprezzerà che le immagini motocompensate ottenute con il suddetto criterio presentano la stessa
15 risoluzione Hor x Vert del segnale di ingresso. Esse non vengono però memorizzate nel modulo 116 con questa risoluzione, ma - al contrario - con la risoluzione ottenuta a valle del blocco 118 che realizza il filtraggio orizzontale e verticale nel dominio DCT.

Quest'ultima risoluzione è quella derivante
20 appunto dalla funzione di downsampling, ossia $(\text{Hor}/N) \times (\text{Vert}/M)$, con dimensioni corrispondenti nel modulo di memoria 116. In particolare, questo modulo di memoria può presentare dimensioni pari a
25 $[(\text{Hor}/N) \times (\text{Vert}/M) \times 1.5 \times 1.5 \times 2]$ byte per immagazzinare due frame con precisione 12 bit per coefficiente nel dominio del DCT ed in formato 420, utili al processo di moto compensazione.

Il segnale sottoposto a riduzione di risoluzione
30 in uscita dal filtro 118 può essere inviato su una linea 118a verso un modulo 119 che attua la funzione DCT inversa (IDCT) così da rendere visibili, ad esempio su un monitor M, le immagini sulle quali sta avvenendo il cambio di risoluzione. Tutto questo nello stesso
35 momento in cui detto cambio sta avvenendo:

l'utilizzatore del sistema può così visionare la qualità ottenuta istante per istante in modo da poter eventualmente intervenire sul processo di cambiamento di risoluzione, essenzialmente attraverso le matrici FM.

Il riferimento 126 indica invece un ulteriore linea su cui i risultati derivanti dalla operazione di codifica VLC inversa vengono inviati ad un modulo 128 che essenzialmente sovrintende ad una ridefinizione dei parametri di macroblocco secondo le modalità meglio descritte nel seguito.

Tutto questo per pervenire, nel modulo complessivamente indicato con 130, ad una azione di risagomatura dei macroblocchi che, previa nuova codifica VLC, attuata nel modulo indicato con 132, vengono rinviati verso un nodo d'uscita 134 in cui le porzioni di bitstream originariamente smistate sulla linea 102 e sulla linea 106 vengono nuovamente ricombinate fra loro così da generare il bitstream di uscita OS.

In particolare, il blocco 130 opera sulla base del segnale generato dal modulo 112 che sovrintende alla risagomatura dei vettori di moto. Tutto questo in funzione del segnale proveniente da un modulo 131 che svolge la funzione di ri-quantizzazione del segnale a risoluzione modificata ricevuto su una linea 118a a partire dal filtro 118.

Si osserverà che l'operazione di decodifica inversa VLC attuata nel modulo 108 e l'operazione di (nuova) codifica VLC attuata nel modulo 132 sono di fatto collegate fra loro per tener conto degli standard MPEG 2 o MPEG 4 coinvolti (rispettivamente in ingresso ed in uscita). I suddetti moduli ricevono in ingresso anche le matrici di pesatura definite eventualmente dall'utente ed introdotte nel sistema su una linea 136

ed utilizzate da un modulo 138.

Per realizzare il cambio di risoluzione, la soluzione secondo l'invenzione procede dunque ad un filtraggio nel dominio della DCT. Ciò avviene secondo
5 le modalità meglio illustrate nelle figure 5 e 6.

Si ricorda naturalmente che, così come già detto in precedenza, la rappresentazione a blocchi funzionali fornita nella figura 5 corrisponde ad operazioni di elaborazione suscettibili di essere attuate tanto
10 tramite processori dedicati quanto tramite elaboratori general purpose adeguatamente programmati (in un modo di per sé noto, una volta note le specifiche funzionali che si intendono perseguire).

La parte a) della figura 5 fa vedere, ad esempio,
15 come da quattro macroblocchi di luminanza (ciascuno di 16x16 pixel) indicati con Y1 a Y4 se ne estragga uno solo, indicato con Y, nel caso di fattore di sottocampionamento uguale a 2.

Le parti della figura 5 indicate con b) e c) fanno
20 invece vedere che per la componente di cromaticità rispettivamente U e V 4:2:0 è necessario disporre di quattro blocchi 8x8 indicati con U1 a U4 e V1 a V4 per fonderli in uno solo, indicato con U o con V, per mezzo del filtraggio.

25 Il filtraggio è quindi basato sui passi illustrati nella figura 6.

In particolare, indicando con MB1 a MB4 un certo numero di blocchi 8x8 MPEG posti su una stessa linea orizzontale di un buffer locale questi vengono resi
30 disponibili in numero di almeno tre al filtro orizzontale 1181 compreso nel modulo 118 della figura 4. Questo implementa la moltiplicazione dei suddetti macroblocchi per un opportuno numero di matrici aventi la dimensione H x V ottenendone quindi una nuova serie
35 a definizione orizzontale dimezzata.

I blocchi così generati vengono memorizzati e posti sulla stessa linea verticale di un secondo buffer locale in modo da renderne disponibili almeno tre al filtro verticale 1182 compreso nel modulo 118 della
5 figura 4. Questo moltiplica i macroblocchi per un opportuno numero di matrici aventi la dimensione $H \times V$ ottenendone una nuova serie a definizione verticale dimezzata.

In questo modo il macroblocco equivalente
10 (mostrato nella parte di destra della figura 5) può essere inviato al modulo 116, al modulo 119 che implementa la trasformata coseno inversa per la decodifica completa delle immagini (rendendole così disponibili contemporaneamente al bitstream
15 transcodificato) ed al modulo 131 che, ricevendo il macroblocco filtrato dal modulo 118, lo riquantizza secondo il parametro di quantizzazione ottenuto in uscita dal blocco 128. Il risultato è poi inviato al blocco 130.

20 Il blocco 130 riceve i dati dal blocco 112, dal modulo 131 e dal modulo 128 così da generare il nuovo macroblocco che viene inviato al modulo 132. I dati così ottenuti sono multiplexati in 134 con i dati provenienti dal modulo 104.

25 In 128 viene ridefinito il valore del parametro `quantizer_scale_code` e `quantizer_scale_type`.

Circa il primo sono possibili le seguenti alternative:

- riusare quello presente nel bitstream in
30 ingresso IS,

- calcolare il valore medio pesato per opportuni coefficienti, il valore minimo, il valore mediano oppure il valore massimo di N valori di `quantizer_scale_code` associati ai macroblocchi presenti
35 nel bitstream di ingresso essendo detti macroblocchi

gli stessi che alimentano il blocco 118.

Si apprezzerà che il principale vantaggio della soluzione secondo l'invenzione deriva, in termini di guadagno computazionale, dall'eliminazione dei blocchi
5 di motocompensazione, stima del moto, trasformata coseno inversa e diretta.

Naturalmente, fermo restando il principio dell'invenzione, i particolari di realizzazione e le forme di attuazione potranno essere ampiamente variati
10 rispetto a quanto descritto ed illustrato senza per questo uscire dall'ambito della presente invenzione, così come definita dalle rivendicazioni annesse.

RIVENDICAZIONI

1. Procedimento per generare, a partire da un bitstream MPEG in ingresso (IS), un bitstream MPEG in uscita (OS), detto bitstream in uscita (OS) avendo risoluzione (Hor/N x Vert/M) modificata rispetto alla risoluzione (Hor x Vert) di detto bitstream in ingresso (IS), caratterizzato dal fatto che comprende le operazioni di:

10 - distinguere (100), in detto bitstream in ingresso (IS), prime e seconde porzioni rispettivamente sostanzialmente ininfluenti ed influenti sulla variazione della risoluzione, e

15 - sottoporre (114 a 122) dette seconde porzioni del bitstream in ingresso (IS) ad una funzione di modifica della risoluzione attuata tramite filtraggio nel dominio della trasformata coseno discreta (DCT), trasferendo quindi (134) dette seconde porzioni sottoposte a filtraggio nel dominio della trasformata coseno discreta a detto bitstream in uscita (OS).

2. Procedimento secondo la rivendicazione 1, caratterizzato dal fatto che comprende le operazioni di sottoporre dette seconde porzioni sottoposte a filtraggio nel dominio della trasformata coseno discreta ad una funzione di trasformata coseno discreta inversa (IDCT-119), così da generare dati decompressi con risoluzione modificata percepibili (M) durante la generazione di detto bitstream in uscita (OS) con risoluzione modificata.

30 3. Procedimento secondo la rivendicazione 1 o la rivendicazione 2, caratterizzato dal fatto che comprende l'operazione di realizzare detta operazione di cambiamento di risoluzione tramite filtraggio nel dominio della trasformata coseno discreta (DCT) con coefficienti selettivamente variabili (FM).

4. Procedimento secondo la rivendicazione 2 e la rivendicazione 3, caratterizzato dal fatto che detti coefficienti (FM) sono configurati così da risultare selettivamente variabili durante la generazione di detto bitstream in uscita (OS) con risoluzione modificata.

5. Procedimento secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che dette seconde porzioni del bitstream in ingresso (IS) vengono sottoposte ad un'operazione di quantizzazione inversa (114) e ad un'operazione di compensazione del moto (122).

6. Procedimento secondo la rivendicazione 5, caratterizzato dal fatto che, prima di detta operazione di quantizzazione inversa (114), dette seconde porzioni del bitstream in ingresso (IS) vengono sottoposte ad una funzione di codifica VLC inversa (108).

7. Procedimento secondo la rivendicazione 5 o la rivendicazione 6, caratterizzato dal fatto che comprende l'operazione di memorizzare (116) dette seconde porzioni del bitstream in ingresso sottoposte a compensazione del moto (122) con una risoluzione corrispondente alla risoluzione modificata (Hor/N x Vert/M) di detto bitstream in uscita (OS).

8. Procedimento secondo la rivendicazione 7, caratterizzato dal fatto che comprende le operazioni di:

- attuare detta compensazione del moto operando su dette seconde porzioni del bitstream in ingresso (IS) sottoposte a quantizzazione inversa (114) con una prima risoluzione (Hor x Vert) corrispondente alla risoluzione di detto bitstream in ingresso (IS),

- sottoporre detti dati sottoposti a compensazione del moto ad una prima operazione di modifica (118) di detta prima risoluzione (Hor x Vert) in una seconda

risoluzione ($\text{Hor}/N \times \text{Vert}/M$) corrispondente alla risoluzione di detto bitstream in uscita (OS),

- memorizzare (116) detti dati sottoposti a compensazione del moto con detta seconda risoluzione
5 ($\text{Hor}/N \times \text{Vert}/M$), e

- generare dati di predizione per detta compensazione del moto (122) a partire dai dati memorizzati con detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$) sottoponendo i dati memorizzati ad una seconda
10 operazione di modifica (120) della risoluzione che riporta la risoluzione dei dati memorizzati (116) da detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$) a detta prima risoluzione ($\text{Hor} \times \text{Vert}$).

9. Procedimento secondo la rivendicazione 8,
15 caratterizzato dal fatto che detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$) è una risoluzione inferiore a detta prima definizione ($\text{Hor} \times \text{Vert}$).

10. Procedimento secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che
20 detta operazione di filtraggio nel dominio della trasformata coseno discreta (DCT) comprende le operazioni di:

- memorizzare un numero dato di macroblocchi allineati su una stessa linea, e
25 - moltiplicare detti macroblocchi per almeno una matrice ($H \times V$) con un fattore di definizione scalato.

11. Procedimento secondo la rivendicazione 10, caratterizzato dal fatto che detto numero dato di macroblocchi allineati sono allineati su una stessa
30 linea orizzontale (MB a MB4) e dal fatto che detto fattore di definizione è scalato in direzione orizzontale.

12. Procedimento secondo la rivendicazione 10 o la rivendicazione 11, caratterizzato dal fatto che detto
35 numero dato di macroblocchi allineati sono allineati su

una stessa linea verticale e dal fatto che detto fattore di definizione è scalato in direzione verticale.

13. Procedimento secondo le rivendicazioni 10 a
5 12, caratterizzato dal fatto che comprende l'operazione di memorizzare tanto un numero dato di macroblocchi allineati su una linea orizzontale, quanto un numero dato di macroblocchi allineati su una linea verticale, per cui detto fattore di risoluzione risulta scalato
10 tanto in direzione orizzontale quanto in direzione verticale.

14. Procedimento secondo una qualsiasi delle rivendicazioni 10 a 13, caratterizzato dal fatto che detto numero dato di macroblocchi comprende almeno tre
15 macroblocchi.

15. Sistema per generare, a partire da un bitstream MPEG in ingresso (IS), un bitstream MPEG in uscita (OS), detto bitstream in uscita (OS) avendo risoluzione (Hor/N x Vert/M) modificata rispetto alla
20 risoluzione (Hor x Vert) di detto bitstream in ingresso (IS), caratterizzato dal fatto che comprende:

- un modulo di cernita (100) per distinguere, in detto bitstream in ingresso (IS), prime e seconde porzioni rispettivamente sostanzialmente ininfluenti ed
25 influenti sulla variazione della risoluzione, e

- almeno un modulo di elaborazione (114 a 122) per sottoporre dette seconde porzioni del bitstream in ingresso (IS) ad una funzione di modifica della risoluzione attuata tramite filtraggio nel dominio
30 della trasformata coseno discreta (DCT), trasferendo quindi (134) dette seconde porzioni sottoposte a filtraggio nel dominio della trasformata coseno discreta a detto bitstream in uscita (OS).

16. Sistema secondo la rivendicazione 15,
35 caratterizzato dal fatto che comprende un modulo di

trasformata inversa (119) per sottoporre dette seconde porzioni sottoposte a filtraggio nel dominio della trasformata coseno discreta ad una funzione di trasformata coseno discreta inversa (IDCT-119), così da
5 generare dati decompressi con risoluzione modificata percepibili (M) durante la generazione di detto bitstream in uscita (OS) come risoluzione modificata.

17. Sistema secondo la rivendicazione 15 o la rivendicazione 16, caratterizzato dal fatto che detto
10 almeno un modulo di elaborazione (114 a 122) realizza detta operazione di cambiamento di risoluzione tramite filtraggio nel dominio della trasformata coseno discreta (DCT) con coefficienti selettivamente variabili (FM).

15 18. Sistema secondo la rivendicazione 16 e la rivendicazione 17, caratterizzato dal fatto che detto almeno un modulo di elaborazione (114 a 122) è configurato in modo tale per cui detti coefficienti (FM) sono selettivamente variabili durante la
20 generazione di detto bitstream in uscita (OS) con risoluzione modificata.

19. Sistema secondo una qualsiasi delle precedenti rivendicazioni 15 a 18, caratterizzato dal fatto che detto almeno un modulo di elaborazione è configurato
25 per attuare su dette seconde porzioni del bitstream in ingresso (IS) un'operazione di quantizzazione inversa (114) ed un'operazione di compensazione del moto (116 a 122).

20. Sistema secondo la rivendicazione 19, caratterizzato dal fatto che, prima di detta operazione di quantizzazione inversa (114), detto almeno un modulo di elaborazione sottopone dette seconde porzioni del bitstream in ingresso (IS) ad una funzione di codifica VLC inversa (108).

35 21. Sistema secondo la rivendicazione 19 e la

rivendicazione 20, caratterizzato dal fatto che comprende almeno un modulo di memoria (116) per memorizzare dette seconde porzioni del bitstream in ingresso sottoposte a compensazione del moto (122) con
5 una risoluzione ($\text{Hor}/N \times \text{Vert}/M$) corrispondente alla risoluzione modificata di detto bitstream in uscita (OS).

22. Sistema secondo la rivendicazione 21, caratterizzato dal fatto che detto almeno un modulo di
10 elaborazione è configurato per:

- attuare detta operazione di compensazione del moto operando su dette seconde porzioni del bitstream in ingresso (IS) sottoposte a quantizzazione inversa (114) con una prima risoluzione ($\text{Hor} \times \text{Vert}$)
15 corrispondente alla risoluzione di detto bitstream in ingresso (IS),

- sottoporre detti dati sottoposti a compensazione del moto ad una prima operazione di modifica (118) di detta prima risoluzione ($\text{Hor} \times \text{Vert}$) in una seconda
20 risoluzione ($\text{Hor}/N \times \text{Vert}/M$) corrispondente alla risoluzione di detto bitstream in uscita (OS),

- memorizzare (116) detti dati sottoposti a compensazione del moto con detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$), e,

- 25 - generare dati di predizione per detta compensazione del moto (122) a partire dai dati memorizzati con detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$) sottoponendoli ad una seconda operazione di modifica (120) della risoluzione che riporta la
30 risoluzione dei dati memorizzati (116) da detta seconda risoluzione ($\text{Hor}/N \times \text{Vert}/M$) a detta prima risoluzione ($\text{Hor} \times \text{Vert}$).

23. Sistema secondo la rivendicazione 22, caratterizzato dal fatto che detta seconda risoluzione
35 ($\text{Hor}/N \times \text{Vert}/M$) è una risoluzione inferiore a detta

prima risoluzione(Hor x Vert).

24. Sistema secondo una qualsiasi delle precedenti rivendicazioni 15 a 23, caratterizzato dal fatto che detto almeno un modulo di elaborazione (114 a 122) è configurato per:

- memorizzare un numero dato di macroblocchi allineati su una stessa linea, e

- moltiplicare detti macroblocchi per almeno una matrice (HxV) con un fattore di definizione scalato.

25. Sistema secondo la rivendicazione 24, caratterizzato dal fatto che detto numero dato di macroblocchi allineati sono allineati su una stessa linea orizzontale (MB1 a MB4) e dal fatto che detto fattore di definizione è scalato in direzione orizzontale.

26. Sistema secondo la rivendicazione 24 o la rivendicazione 25, caratterizzato dal fatto che detto numero dato di macroblocchi allineati sono allineati su una stessa linea verticale e dal fatto che detto fattore di definizione è scalato in direzione verticale.

27. Sistema secondo le rivendicazioni 24 a 26, caratterizzato dal fatto che comprende l'operazione di memorizzare tanto un numero dati di macroblocchi allineati su una linea orizzontale, quanto un numero di macroblocchi allineati su una linea verticale, per cui detto fattore di risoluzione risulta scalato tanto in direzione orizzontale quanto in direzione verticale.

28 Sistema secondo una qualsiasi delle rivendicazioni 24 a 28, caratterizzato dal fatto che detto numero dato di macroblocchi comprende almeno tre macroblocchi.

29 Prodotto informatico direttamente caricabile nella memoria di un elaboratore digitale e comprendente porzioni di codice di programma per realizzare le

operazioni secondo una qualsiasi delle rivendicazioni 1 a 14 quando tale prodotto viene fatto girare su un elaboratore.

RIASSUNTO

Un procedimento ed un sistema per generare, a partire da un bitstream MPEG in ingresso (IS), un bitstream MPEG in uscita (OS), il bitstream in uscita
5 (OS) avendo una risoluzione ($\text{Hor}/N \times \text{Vert}/M$) modificata rispetto alla risoluzione ($\text{Hor} \times \text{Vert}$) del bitstream in ingresso (IS). Il procedimento comprende le operazioni di:

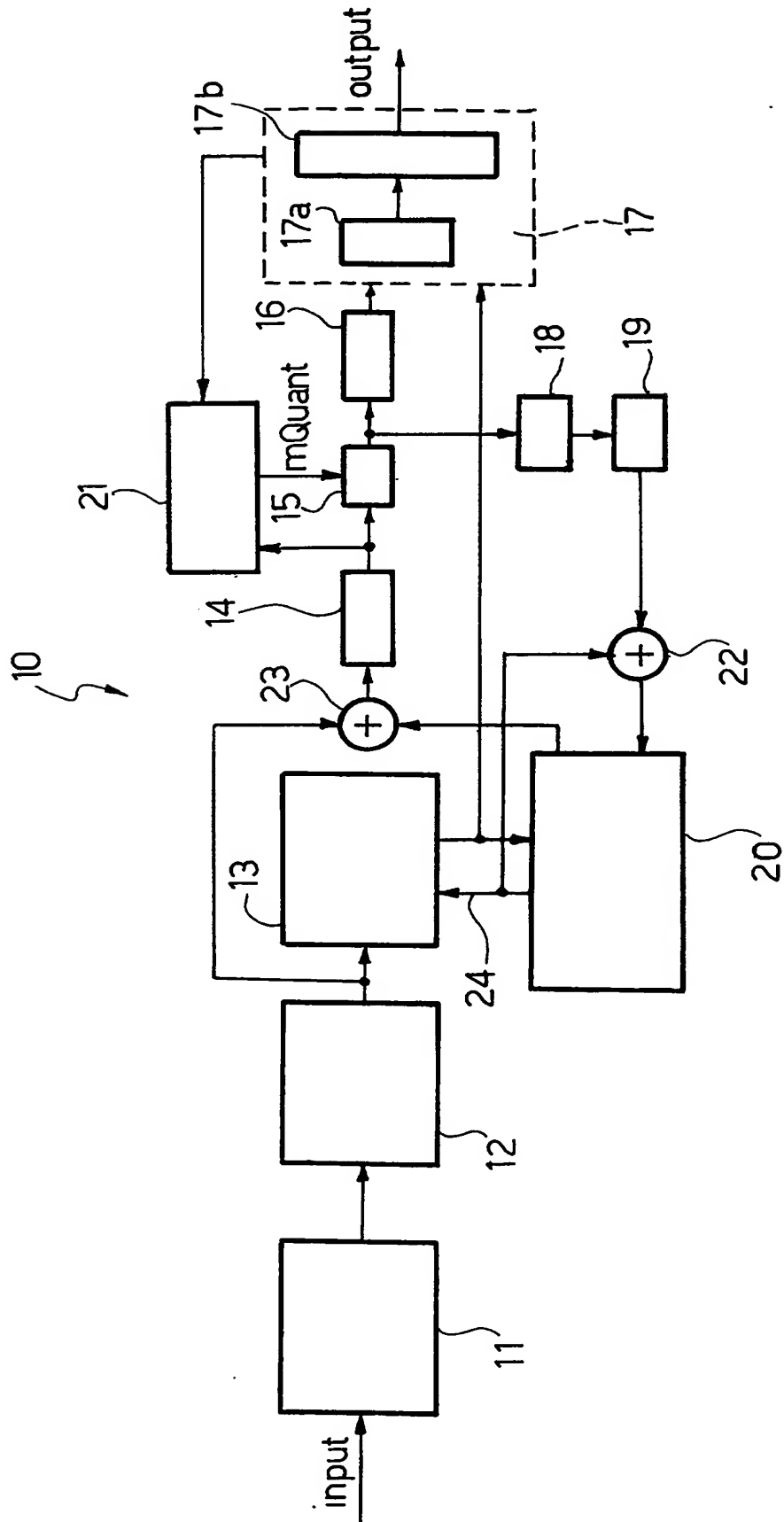
- distinguere (100), nel bitstream in ingresso
10 (IS), prime e seconde porzioni rispettivamente sostanzialmente ininfluenti ed influenti sulla variazione della risoluzione, e

- sottoporre (114 a 122) tali seconde porzioni del bitstream in ingresso (IS) ad una funzione di modifica
15 della risoluzione attuata tramite filtraggio nel dominio della trasformata coseno discreta (DCT), trasferendo quindi (134) le seconde porzioni sottoposte a filtraggio nel dominio della trasformata coseno discreta a detto bitstream in uscita (OS).

20 L'invenzione riguarda anche il relativo prodotto informatico.

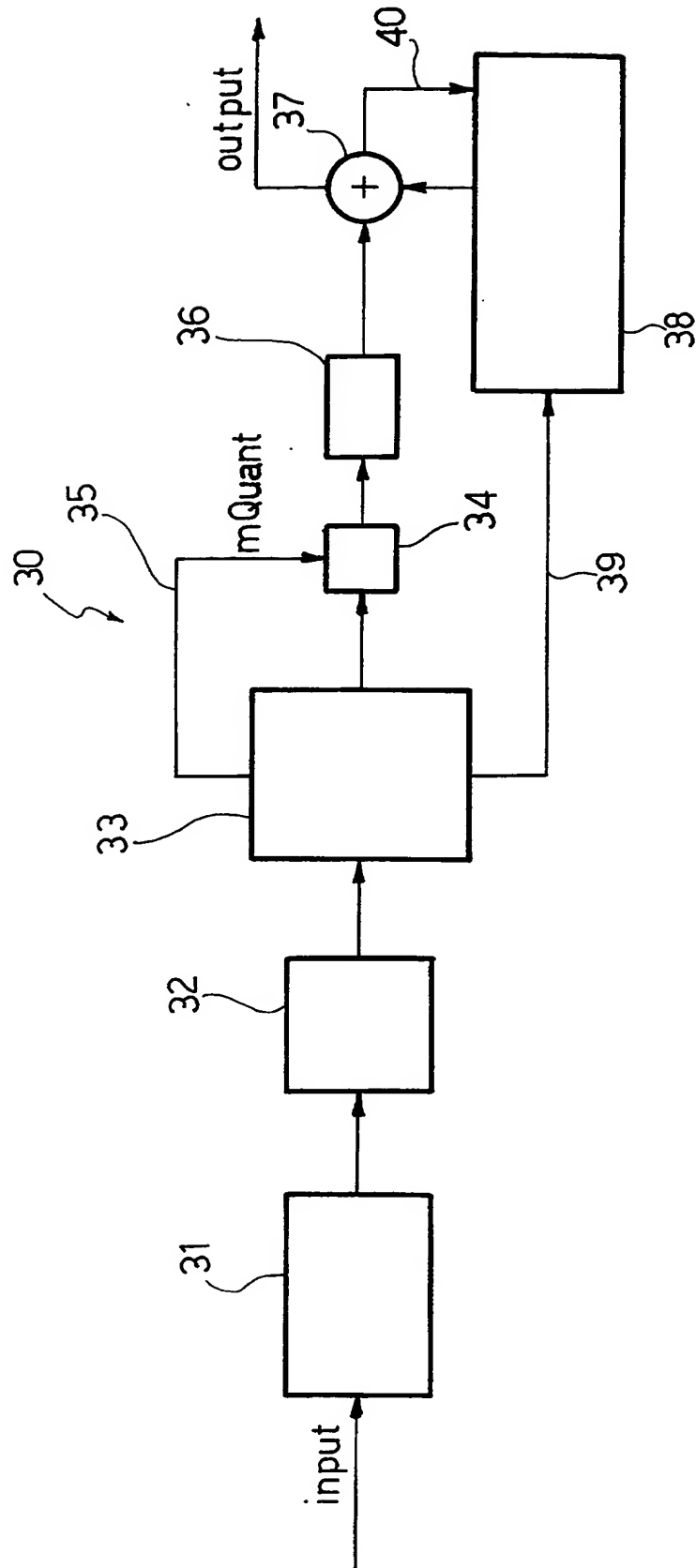
(Figura 4)

FIG.1



2/6

FIG. 2



3/6

FIG. 3

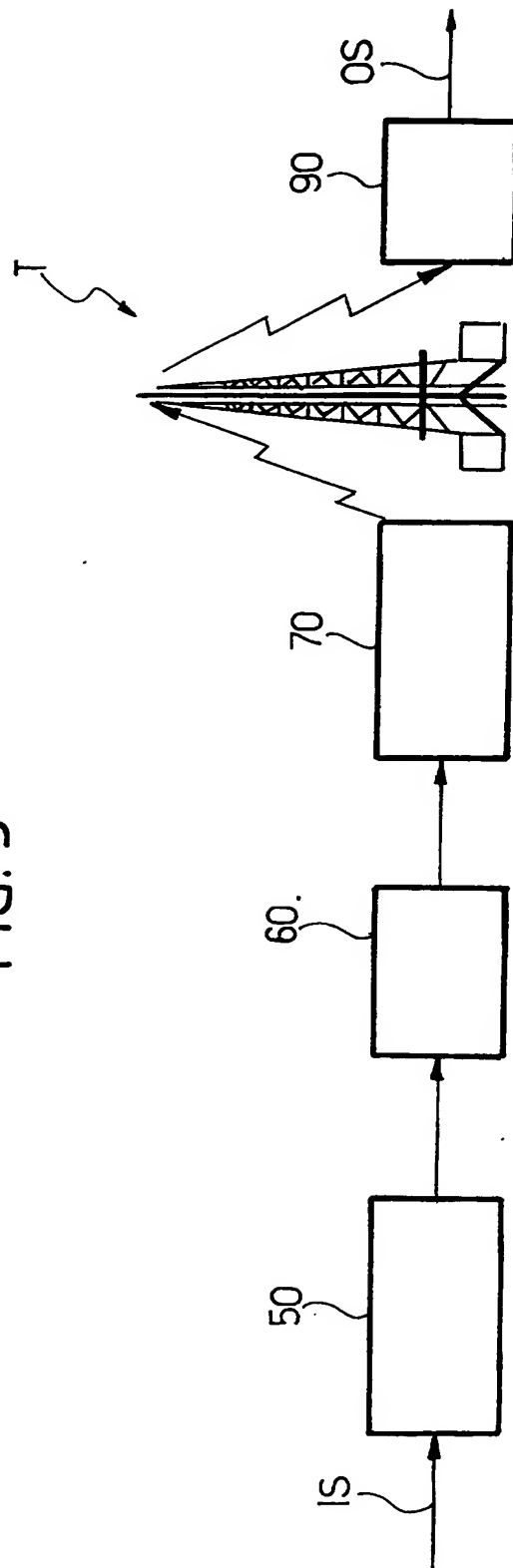
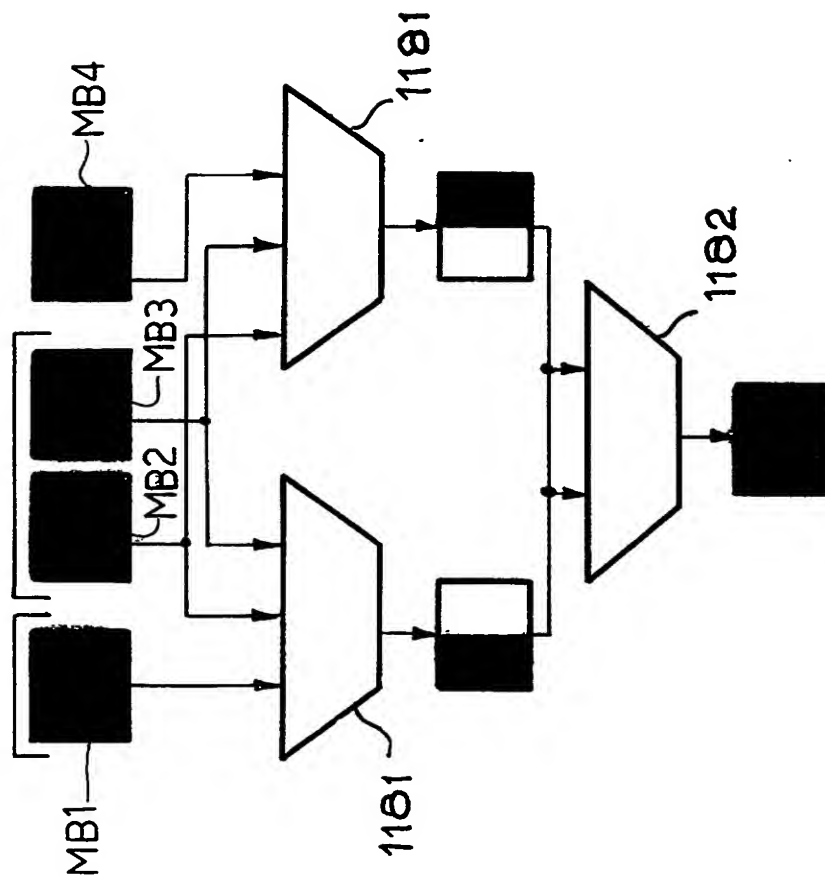
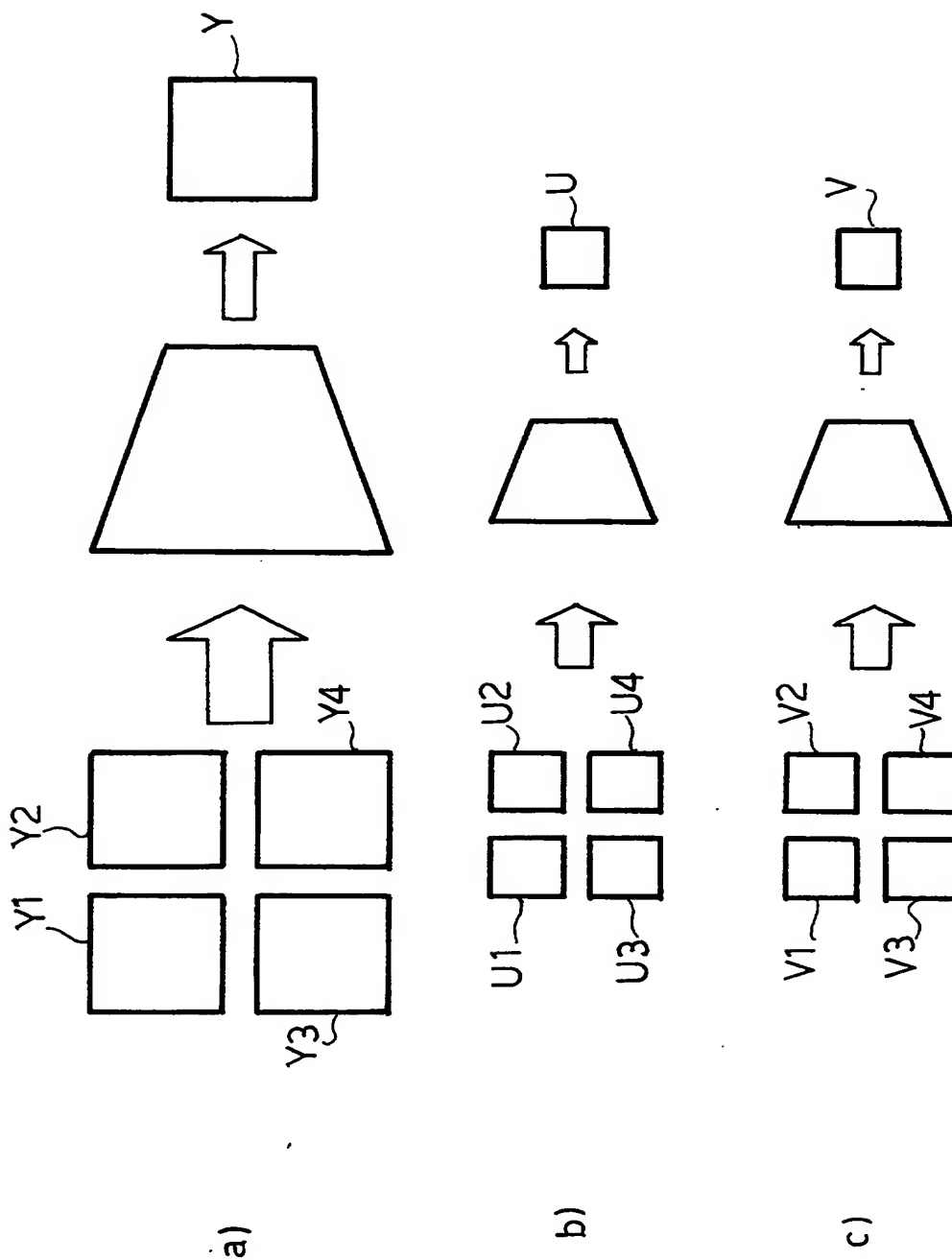


FIG. 6



5/6

FIG. 5



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

